

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/004217

International filing date: 10 March 2005 (10.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-085670
Filing date: 23 March 2004 (23.03.2004)

Date of receipt at the International Bureau: 12 May 2005 (12.05.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日 本 国 特 許 庁
JAPAN. PATENT OFFICE

11. 3. 2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 4 年 3 月 2 3 日
Date of Application:

出 願 番 号 特 願 2 0 0 4 - 0 8 5 6 7 0
Application Number:

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

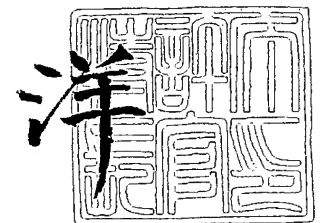
J P 2 0 0 4 - 0 8 5 6 7 0

出 願 人 ローム株式会社
Applicant(s):

2 0 0 5 年 4 月 2 0 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



【書類名】 特許願
【整理番号】 03-00507
【提出日】 平成16年 3月23日
【あて先】 特許庁長官殿
【国際特許分類】 G06F 3/05
【発明者】
 【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内
 【氏名】 井ノ口 普之
【発明者】
 【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内
 【氏名】 大前 英雄
【特許出願人】
 【識別番号】 000116024
 【氏名又は名称】 ローム株式会社
 【代表者】 佐藤 研一郎
【代理人】
 【識別番号】 100110319
 【弁理士】
 【氏名又は名称】 根本 恵司
【選任した代理人】
 【識別番号】 100099472
 【弁理士】
 【氏名又は名称】 杉山 猛
【手数料の表示】
 【予納台帳番号】 066394
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 0009874

【書類名】 特許請求の範囲**【請求項 1】**

ポインティングデバイスから出力される信号を処理する信号処理装置であって、前記ポインティングデバイスは、その操作部の X 軸及び／又は Y 軸のプラス方向とマイナス方向に対する操作による検知信号を前記 X 軸及び／又は Y 軸のプラス方向又はマイナス方向の一方に対する操作とプラス方向とマイナス方向の双方に対する操作とを識別可能に出力する検知手段と、前記検知手段から前記 X 軸及び／又は Y 軸のプラス方向又はマイナス方向の一方に対する操作による検知信号を取り出す第 1 の出力手段と、前記検知手段から前記 X 軸及び／又は Y 軸のプラス方向とマイナス方向の双方に対する操作による検知信号を取り出す第 2 の出力手段とを備え、前記信号処理装置は、前記第 1 の出力手段の出力信号をポインタの移動操作信号として処理し、前記第 2 の出力手段の出力信号をクリック操作信号として処理することを特徴とする信号処理装置。

【請求項 2】

前記検知手段は、X 軸及び／又は Y 軸のプラス方向の操作による荷重に応じて抵抗値が変化する第 1 の抵抗素子と、その第 1 の抵抗素子と直列接続された X 軸及び／又は Y 軸のマイナス方向の操作による荷重に応じて抵抗値が変化する第 2 の抵抗素子とを備え、その直列接続回路の一端に電源が供給され、前記抵抗素子同志の接続点に接続された端子を前記第 1 の出力手段とし、前記直列接続回路の電源側の端に接続された端子を第 2 の出力手段としたことを特徴とする請求項 1 記載の信号処理装置。

【請求項 3】

前記 X 軸方向の移動操作信号及び Y 軸方向の移動操作信号を切り換えて出力する第 1 のスイッチング回路と、前記第 1 のスイッチング回路から出力された前記 X 軸方向の移動操作信号及び Y 軸方向の移動操作信号を増幅する第 1 の増幅回路と、前記クリック操作信号を増幅する第 2 の増幅回路と、前記第 1 及び第 2 の増幅回路の出力信号を切り換えて出力する第 2 のスイッチング回路と、前記第 1 及び第 2 のスイッチング回路を制御する制御回路とを備え、

前記制御回路は、前記第 1 のスイッチング回路が所定の周期毎に前記 X 軸方向の移動操作信号及び Y 軸方向の移動操作信号を交互に出力するように切り換え制御するとともに、前記第 2 のスイッチング回路が前記所定の周期毎に前記第 1 及び第 2 の増幅回路の出力信号を交互に出力するように切り換え制御することを特徴とする請求項 1 記載の信号処理装置。

【請求項 4】

前記 X 軸方向の移動操作信号、Y 軸方向の移動操作信号及びクリック操作信号を切り換えて出力するスイッチング回路と、前記スイッチング回路から出力された前記 X 軸方向の移動操作信号、Y 軸方向の移動操作信号及びクリック操作信号を増幅する増幅回路と、前記スイッチング回路を制御する制御回路とを備え、

前記制御回路は、前記スイッチング回路が所定の周期毎に前記 X 軸方向の移動操作信号、Y 軸方向の移動操作信号及びクリック操作信号を循環的に出力するように切り換え制御することを特徴とする請求項 1 記載の信号処理装置。

【請求項 5】

前記 X 軸方向の移動操作信号を増幅する第 1 の増幅回路と、前記 Y 軸方向の移動操作信号を増幅する第 2 の増幅回路と、前記クリック操作信号を増幅する第 3 の増幅回路と、前記第 1 乃至第 3 の増幅回路の出力信号を切り換えて出力するスイッチング回路と、前記スイッチング回路を制御する制御回路とを備え、

前記制御回路は、前記スイッチング回路が所定の周期毎に前記 X 軸方向の移動操作信号、Y 軸方向の移動操作信号及びクリック操作信号を循環的に出力するように切り換え制御することを特徴とする請求項 1 記載の信号処理装置。

【請求項 6】

前記クリック操作信号をコピーするカレントミラー回路を備えたことを特徴とする請求項 1 記載の信号処理装置。

【請求項 7】

前記 X 軸方向の移動操作信号を増幅する第 1 の増幅回路と、前記 Y 軸方向の移動操作信号を増幅する第 2 の増幅回路と、前記カレントミラー回路の出力電流を電圧に変換する電流－電圧変換回路と、前記電流－電圧変換回路の出力信号を増幅する第 3 の増幅回路と、前記第 1 乃至第 3 の増幅回路の出力信号を切り換えて出力するスイッチング回路と、前記スイッチング回路を制御する制御回路とを備え、

前記制御回路は、前記スイッチング回路が所定の周期毎に前記 X 軸方向の移動操作信号、Y 軸方向の移動操作信号及びクリック操作信号を循環的に出力するように切り換え制御することを特徴とする請求項 6 記載の信号処理装置。

【請求項 8】

前記 X 軸方向の移動操作信号を増幅する第 1 の増幅回路と、前記 Y 軸方向の移動操作信号を増幅する第 2 の増幅回路と、前記第 1 及び第 2 の増幅回路の出力信号を切り換えて出力するスイッチング回路と、前記カレントミラー回路の出力電流に応じて発振周波数が変化する発振回路と、前記発振回路の発振周波数を測定する周波数測定回路と、前記スイッチング回路を制御する制御回路とを備え、

前記制御回路は、前記スイッチング回路が所定の周期毎に前記 X 軸方向の移動操作信号及び Y 軸方向の移動操作信号を交互に出力するように切り換え制御することを特徴とする請求項 6 記載の信号処理装置。

【書類名】明細書

【発明の名称】信号処理装置

【技術分野】

【0001】

本発明は、ポインティングデバイスから出力される信号を処理する信号処理装置に関し、特にX、Yの2軸の荷重センサを備えた感圧式ポインティングデバイスを用いてポインタの移動操作入力及びクリック操作入力を可能にした信号処理装置に関する。

【背景技術】

【0002】

ノートパソコンのキーボード等に設けられている感圧式ポインティングデバイスは、ユーザがデバイスの操作部を指先で所望の方向に押圧すると、デバイスに内蔵された歪みセンサがその方向の荷重を検知し、その検知信号を処理することにより、ノートパソコンの表示装置に表示されているカーソル等のポインタが移動するように構成されている。このとき、ポインタの移動方向はデバイスの先端に加えられた荷重の方向に対応して決定され、移動速度は荷重の大きさに対応して決定される。

【0003】

従来、感圧式ポインティングデバイス（以下、ポインティングデバイスということがある）の出力信号を処理する装置としては特許文献1に記載された操作入力装置がある。図9はこのような装置の構成を示す図である。

【0004】

この信号処理装置121には、感圧式ポインティングデバイス131の出力信号が入力される。感圧式ポインティングデバイス131は、図示されていない操作部の操作によるX軸のプラス方向（以下、+X方向という）の荷重を検知する歪みセンサ131aと、X軸のマイナス方向（以下、-X方向という）の荷重を検知する歪みセンサ131bと、Y軸のプラス方向（以下、+Y方向という）の荷重を検知する歪みセンサ131cと、Y軸のマイナス方向（以下、-Y方向という）の荷重を検知する歪みセンサ131dとを備えている。ここで、X軸とはユーザから見てポインティングデバイス131の操作部に対して左右又は横方向の軸であり、Y軸とは前後又は縦方向の軸である。また、このX軸はポインティングデバイス131が設けられたノートパソコン等のディスプレイ上の左右又は横方向に対応し、Y軸は前後又は縦方向に対応する。

【0005】

歪みセンサ131a、b、c、dはピエゾ抵抗素子のような歪みゲージで構成されており、図示されていない操作部をそれぞれ+X方向、-X方向、+Y方向、-Y方向に操作すると、その操作方向に応じてそれぞれ歪みセンサ131a、b、c、dが下方に押圧され、その荷重により抵抗値が変化するように構成されている。また、歪みセンサ131aと131bとが直列に接続され、歪みセンサ131cと131dとが直列に接続されている。さらに、直列接続回路同士が並列に接続され、その並列接続回路に電源電位Vddが供給される。荷重のない状態では、4個の歪みセンサの抵抗値は等しいが、ポインティングデバイスの操作部を+X方向、-X方向、+Y方向、-Y方向に押圧すると、押圧された方向の歪みセンサ131a、b、c、dの抵抗値が変化し、歪みセンサ131aと131bとの接続点131eからX軸方向の歪みが電圧変化として検出され、歪みセンサ131cと131dとの接続点131fからY軸方向の歪みが電圧変化として検出される。このとき、操作部を斜め方向（X軸及びY軸を含む平面内でX軸及びY軸に平行でない方向）に押圧すると、押圧方向のベクトルに対するX軸方向の成分の歪み及びY軸方向の成分の歪みが検出される。荷重を解除すると、各歪みセンサの抵抗値は荷重のないときの状態に戻り、接続点131e、131fの電位も変化する前の値に戻る。前記接続点131e、131fは、それぞれ信号処理装置121の端子121a、121bに接続される。

【0006】

ローパスフィルタ132、133は、それぞれコンデンサ132a、133a及び抵抗132b、133bからなり、後述する演算増幅回路123及び124の出力信号から低

周波ノイズ成分を除去するように、高域遮断周波数が150Hz程度に設定されている。また、ローパスフィルタ132の出力側は、信号処理装置121の端子121a及び121bに接続され、ローパスフィルタ133の出力側は、信号処理装置121の端子121c及び121dに接続されている。

【0007】

信号処理装置121は、CPU122a、ROM122b及びRAM122cを有し、この信号処理装置121全体の制御等を行うデジタル処理回路122と、反転入力側が端子121aに接続され、非反転入力側が後述するデジタル-アナログ変換回路（以下、DACという）126の出力側に接続され、出力側が端子121bに接続された演算増幅回路123と、反転入力側が端子121cに接続され、非反転入力側が後述するDAC127の出力側に接続され、出力側が端子121dに接続された演算増幅回路124と、演算増幅回路123の出力側に接続されたアナログスイッチSW19と、演算増幅回路124の出力側に接続されたアナログスイッチSW20と、入力側がアナログスイッチSW19及びSW20の共通の出力側に接続され、出力側がデジタル処理回路122の入力側に接続されたアナログ-デジタル変換回路（以下、ADCという）125と、入力側がデジタル処理回路122の出力側に接続され、出力側が演算増幅回路123の非反転入力側に接続されたDAC126と、入力側がデジタル処理回路122の出力側に接続され、出力側が演算増幅回路124の非反転入力側に接続されたDAC127とを備えている。ローパスフィルタ122、123は、それぞれ演算増幅回路123、124の帰還回路になっている。

【0008】

以上の構成を有する信号処理装置121の動作を説明する。

ポインティングデバイス131の点131eから出力されたX軸方向の歪み電圧は、端子121aから演算増幅回路123の反転入力側に供給される。同様に、ポインティングデバイス131の点131fから出力されたY軸方向の歪み電圧は、端子121cから演算増幅回路124の反転入力側に供給される。演算増幅回路123の非反転入力側には、デジタル処理回路122から出力された基準データがDAC126にてアナログ基準電圧に変換され、入力される。演算増幅回路124の非反転入力側には、デジタル処理回路122から出力された基準データがDAC127にてアナログ基準電圧に変換され、入力される。ここで、歪みセンサ131a、131b、131c、131dの各々の無荷重時の抵抗値を R_s 、ローパスフィルタ132及び133における抵抗132b及び133bの各々の抵抗値を R_f とすると、演算増幅回路133及び134のゲインは $-\{R_f / (R_s / 2)\}$ となるので、入力されたX軸方向及びY軸方向の歪み電圧の変化（±10mV程度）をアナログ基準電圧を中心とした電圧変化（±1V程度）に増幅することができる。

【0009】

アナログスイッチSW19及びSW20には、デジタル処理回路122から、図10に示すような検出周期 T_1 （例えば10msec）毎に交互にレベルが変化する矩形波 A_{sw19} 及び A_{sw20} が切り換え制御信号として入力される。アナログスイッチSW19及びSW20は、それぞれ矩形波 A_{sw19} 及び A_{sw20} がハイレベルの期間にオンになり、ローレベルの期間にオフになるので、アナログスイッチSW19及びSW20は検出周期 T_1 で交互にオンになる。このため、アナログスイッチSW19及びSW20の共通の出力側、即ちADC125の入力側には、図10に示すようにX軸方向の歪み電圧及びY軸方向の歪み電圧が交互に現れる。これらの歪み電圧はADC125によりデジタル化され、デジタル処理回路122に入力される。

【0010】

しかしながら、従来の感圧式ポインティングデバイスを備えたコンピュータにおいて、ポインタの位置でコンピュータに指示を入力するためには別途キーを押すことが必要であったため、マウスのようにポインタの移動操作入力（座標入力）及びクリック操作入力が可能なポインティングデバイスと比較すると、操作性が低いという問題点がある。

【0011】

そこで、このような問題点を解決するため、+X方向、-X方向、+Y方向、-Y方向の歪みセンサに加えて、操作部によるX軸及びY軸に垂直な方向の荷重を検知する歪みセンサを備え、ポインタの移動操作入力及びクリック操作入力を可能にした感圧式ポインティングデバイスが提案されている（特許文献2）。

【特許文献1】特開平7-319617号公報

【特許文献2】特開2001-311671号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

しかしながら、前記特許文献2に記載された感圧式ポインティングデバイスは5個の歪みセンサを備えた特別な構成を有するものであるため、部品点数の増加によりコストが高くなる。従って、本発明は、X軸歪みセンサ及びY軸歪みセンサを備えた一般的な感圧式ポインティングデバイスを用いて、ポインタの移動操作入力及びクリック操作入力を可能にすることを目的とする。

【課題を解決するための手段】

【0013】

請求項1に係る発明は、ポインティングデバイスから出力される信号を処理する信号処理装置であって、前記ポインティングデバイスは、その操作部のX軸及び／又はY軸のプラス方向とマイナス方向に対する操作による検知信号を前記X軸及び／又はY軸のプラス方向又はマイナス方向の一方に対する操作とプラス方向とマイナス方向の双方に対する操作とを識別可能に出力する検知手段と、前記検知手段から前記X軸及び／又はY軸のプラス方向又はマイナス方向の一方に対する操作による検知信号を取り出す第1の出力手段と、前記検知手段から前記X軸及び／又はY軸のプラス方向とマイナス方向の双方に対する操作による検知信号を取り出す第2の出力手段とを備え、前記信号処理装置は、前記第1の出力手段の出力信号をポインタの移動操作信号として処理し、前記第2の出力手段の出力信号をクリック操作信号として処理することを特徴とする信号処理装置である。

請求項2に係る発明は、請求項1記載の信号処理装置において、前記検知手段は、X軸及び／又はY軸のプラス方向の操作による荷重に応じて抵抗値が変化する第1の抵抗素子と、その第1の抵抗素子と直列接続されたX軸及び／又はY軸のマイナス方向の操作による荷重に応じて抵抗値が変化する第2の抵抗素子とを備え、その直列接続回路の一端に電源が供給され、前記抵抗素子同志の接続点に接続された端子を前記第1の出力手段とし、前記直列接続回路の電源側の端に接続された端子を第2の出力手段としたことを特徴とする信号処理装置である。

請求項3に係る発明は、請求項1記載の信号処理装置において、前記X軸方向の移動操作信号及びY軸方向の移動操作信号を切り換えて出力する第1のスイッチング回路と、前記第1のスイッチング回路から出力された前記X軸方向の移動操作信号及びY軸方向の移動操作信号を増幅する第1の増幅回路と、前記クリック操作信号を増幅する第2の増幅回路と、前記第1及び第2の増幅回路の出力信号を切り換えて出力する第2のスイッチング回路と、前記第1及び第2のスイッチング回路を制御する制御回路とを備え、前記制御回路は、前記第1のスイッチング回路が所定の周期毎に前記X軸方向の移動操作信号及びY軸方向の移動操作信号を交互に出力するように切り換え制御するとともに、前記第2のスイッチング回路が前記所定の周期毎に前記第1及び第2の増幅回路の出力信号を交互に出力するように切り換え制御することを特徴とする信号処理装置である。

請求項4に係る発明は、請求項1記載の信号処理装置において、前記X軸方向の移動操作信号、Y軸方向の移動操作信号及びクリック操作信号を切り換えて出力するスイッチング回路と、前記スイッチング回路から出力された前記X軸方向の移動操作信号、Y軸方向の移動操作信号及びクリック操作信号を増幅する増幅回路と、前記スイッチング回路を制御する制御回路とを備え、前記制御回路は、前記スイッチング回路が所定の周期毎に前記X軸方向の移動操作信号、Y軸方向の移動操作信号及びクリック操作信号を循環的に出力

するように切り換え制御することを特徴とする信号処理装置である。

請求項 5 に係る発明は、請求項 1 記載の信号処理装置において、前記 X 軸方向の移動操作信号を増幅する第 1 の増幅回路と、前記 Y 軸方向の移動操作信号を増幅する第 2 の増幅回路と、前記クリック操作信号を増幅する第 3 の増幅回路と、前記第 1 乃至第 3 の増幅回路の出力信号を切り換えて出力するスイッチング回路と、前記スイッチング回路を制御する制御回路とを備え、前記制御回路は、前記スイッチング回路が所定の周期毎に前記 X 軸方向の移動操作信号、Y 軸方向の移動操作信号及びクリック操作信号を循環的に出力するように切り換え制御することを特徴とする信号処理装置である。

請求項 6 に係る発明は、請求項 1 記載の信号処理装置において、前記クリック操作信号をコピーするカレントミラー回路を備えたことを特徴とする信号処理装置である。

請求項 7 に係る発明は、請求項 6 記載の信号処理装置において、前記 X 軸方向の移動操作信号を増幅する第 1 の増幅回路と、前記 Y 軸方向の移動操作信号を増幅する第 2 の増幅回路と、前記カレントミラー回路の出力電流を電圧に変換する電流-電圧変換回路と、前記電流-電圧変換回路の出力信号を増幅する第 3 の増幅回路と、前記第 1 乃至第 3 の増幅回路の出力信号を切り換えて出力するスイッチング回路と、前記スイッチング回路を制御する制御回路とを備え、前記制御回路は、前記スイッチング回路が所定の周期毎に前記 X 軸方向の移動操作信号、Y 軸方向の移動操作信号及びクリック操作信号を循環的に出力するように切り換え制御することを特徴とする信号処理装置である。

請求項 8 に係る発明は、請求項 6 記載の信号処理装置において、前記 X 軸方向の移動操作信号を増幅する第 1 の増幅回路と、前記 Y 軸方向の移動操作信号を増幅する第 2 の増幅回路と、前記第 1 及び第 2 の増幅回路の出力信号を切り換えて出力するスイッチング回路と、前記カレントミラー回路の出力電流に応じて発振周波数に変化する発振回路と、前記発振回路の発振周波数を測定する周波数測定回路と、前記スイッチング回路を制御する制御回路とを備え、前記制御回路は、前記スイッチング回路が所定の周期毎に前記 X 軸方向の移動操作信号及び Y 軸方向の移動操作信号を交互に出力するように切り換え制御することを特徴とする信号処理装置である。

【発明の効果】

【0014】

本発明に係る信号処理装置によれば、X 軸歪みセンサ及び Y 軸歪みセンサを備えた一般的な感圧式ポインティングデバイスを用いて、ポイントの移動操作入力及びクリック操作入力が可能になるので、一般的なポインティングデバイスの操作性の向上及び機能の拡張を実現できる。

【発明を実施するための最良の形態】

【0015】

以下、図面を参照しながら本発明の実施形態について説明する。

〔第 1 の実施形態〕

図 1 は本発明の第 1 の実施形態に係る信号処理装置の構成を示す図であり、図 2 はその動作タイミングチャートである。

【0016】

本実施形態の信号処理装置 1 は IC で構成されており、図 1 に示すように、感圧式ポインティングデバイス 11 の出力信号が入力される。感圧式ポインティングデバイス 11 は、図示されていない操作部の +X 方向の荷重を検知する歪みセンサ 11a と、-X 方向の荷重を検知する歪みセンサ 11b と、+Y 方向の荷重を検知する歪みセンサ 11c と、-Y 方向の荷重を検知する歪みセンサ 11d とを備えている。歪みセンサ 11a、b、c、d はピエゾ抵抗素子のような歪みゲージで構成されており、図示されていない操作部をそれぞれ +X 方向、-X 方向、+Y 方向、-Y 方向に操作すると、その操作方向に応じてそれぞれ歪みセンサ 11a、b、c、d が下方に押圧され、その荷重により抵抗値が変化するように構成されている。さらに、操作部を X 軸及び Y 軸に垂直な方向に操作すると、歪みセンサ 11a、b、c、d の全てが下方に押圧され、その荷重により全ての歪みセンサ 11a、b、c、d の抵抗値が変化するように構成されている。また、歪みセンサ 11a

と11bとが直列に接続され、歪みセンサ11cと11dとが直列に接続されている。また、直列接続回路同士が並列に接続され、その並列接続回路には、後述するレギュレータ8から抵抗14を介して定電位Vregが供給される。コンデンサ15はデカップリング用である。ここで、抵抗14の抵抗値は、4個の歪みセンサ11a~11dの無荷重時の抵抗値と同じ値に設定されている。

【0017】

荷重のない状態では、4個の歪みセンサの抵抗値は等しいが、ポインティングデバイスの操作部を方向に押圧されると、押圧された方向の歪みセンサの抵抗値が変化し、歪みセンサ11aと11bとの接続点11eからX軸方向の歪みが電圧変化として検出され、歪みセンサ11cと11dとの接続点11fからY軸方向の歪みが電圧変化として検出される。さらに、抵抗14と歪みセンサ11a及び11cとの接続点11gから、Z軸方向の歪みが電圧変化として検出される。ここで、Z軸方向とは、X軸及びY軸と直交する方向であり、感圧式ポインティングデバイス11の操作部全体を押し込む（マウスのクリックに相当）荷重による接続点11gの電圧変化をZ軸方向の歪みとして検出したものである。荷重を解除すると、各歪みセンサの抵抗値は荷重のないときの状態に戻り、接続点11e、11f、11gの電位も変化する前の値に戻る。前記接続点11eからX軸方向の歪みが電位の変化として検出され、前記接続点11fからY軸方向の歪みが電圧変化として検出され、前記接続点11gから、Z軸方向の歪みが電圧変化として検出される。接続点11e、11f及び11gは、それぞれ信号処理装置1の端子1d、1e及び1bに接続される。

【0018】

ローパスフィルタ12、13は、それぞれコンデンサ12a、13a及び抵抗12b、13bからなり、後述する演算増幅回路3及び4の出力信号から低周波ノイズ成分を除去するように、高域遮断周波数が150Hz程度に設定されている。また、ローパスフィルタ12の出力側は、信号処理装置1の端子1b及び1cに接続され、ローパスフィルタ13の出力側は、信号処理装置1の端子1e及び1fに接続されている。これらのローパスフィルタ12、13の基本機能は従来のローパスフィルタ132、133と同じである。

【0019】

信号処理装置1は、CPU2a、ROM2b及びRAM2cを有し、この信号処理装置1全体の制御等を行うデジタル処理回路2と、入力側が端子1dに接続され、出力側が後述する演算増幅回路4の反転入力側に接続されたスイッチSW1と、入力側が端子1eに接続され、出力側が後述する演算増幅回路4の反転入力側に接続されたスイッチSW2と、反転入力側が端子1bに接続され、非反転入力側が後述するDAC6の出力側に接続され、出力側が端子1cに接続された演算増幅回路3と、反転入力側がスイッチSW1及びSW2の共通の出力側に接続され、非反転入力側が後述するDAC7の出力側に接続され、出力側が端子1fに接続された演算増幅回路4と、演算増幅回路3の出力側に接続されたアナログスイッチSW4と、演算増幅回路4の出力側に接続されたアナログスイッチSW5と、アナログスイッチSW4及びSW5の共通の出力側に接続されたADC5と、入力側がデジタル処理回路2の出力側に接続され、出力側が演算増幅回路3の非反転入力側に接続されたDAC8と、入力側がデジタル処理回路2の出力側に接続され、出力側が演算増幅回路4の非反転入力側に接続されたDAC7と、電源電圧Vddから定電位Vregを生成するレギュレータ8と、レギュレータ8の出力側と演算増幅回路3の反転入力側との間に接続されたスイッチSW3とを備えている。ここで、感圧式ポインティングデバイス11の構造上、接続点11gから出力されるZ軸方向の歪電圧の振幅は、X軸方向の歪み電圧及びY軸方向の歪み電圧の振幅より小さいので、演算増幅回路3のゲインを演算増幅回路4よりも大きくすることが好適である。

【0020】

レギュレータ8の出力側は端子1aに接続され、端子1aには前述した抵抗14及びコンデンサ15が接続されている。また、端子1aと端子1bとの間にはスイッチSW3が接続されている。ローパスフィルタ12、13は、それぞれ演算増幅回路3、4の帰還回

路になっている。さらに、一点鎖線で囲まれた領域 1 A 内の回路にはレギュレータ 8 から定電位 V_{reg} が供給されている。このように安定な電圧 V_{reg} を供給することにより、演算増幅回路 3 及び 4 のオフセット電圧が小さくなるため、演算増幅回路 3 及び 4 の面積を従来の演算増幅回路 1 2 3 及び 1 2 4 よりも小さくすることができる。

【0021】

以上の構成を有する信号処理装置 1 の動作を説明する。

ポインティングデバイス 11 の点 11 e から出力された X 軸方向の歪み電圧は、端子 1 d からアナログスイッチ SW1 の入力側に送られる。また、ポインティングデバイス 11 の点 11 f から出力された Y 軸方向の歪み電圧は、端子 1 e からアナログスイッチ SW2 の入力側に送られる。さらに、ポインティングデバイス 11 の点 11 g から出力された Z 軸方向の歪み電圧は、端子 1 b から演算増幅回路 3 の反転入力側に入力される。

【0022】

アナログスイッチ SW1 及び SW2、並びにスイッチ SW3 には、デジタル処理回路 2 から、図 2 に示すような検出周期 T_2 毎に周期的にレベルが変化する矩形波 A_{sw1} 、 A_{sw2} 及び A_{sw3} が切り換え制御信号として入力される。矩形波 A_{sw1} 及び A_{sw2} は矩形波 A_{sw3} がハイレベルの期間に交互にハイレベルとなる。アナログスイッチ SW1 及び SW2 並びにスイッチ SW3 は、それぞれ矩形波 A_{sw1} 、 A_{sw2} 及び A_{sw3} がハイレベルの期間にオンになり、ローレベルの期間にオフになるので、スイッチ SW3 は検出周期 T_2 毎に交互にオンとなり、アナログスイッチ SW1 及び SW2 はスイッチ SW3 がオンの期間に交互にオンとなる。

【0023】

ここで、スイッチ SW3 がオンの期間は、抵抗 14 の両端がショートされるため、ポインティングデバイス 11 の点 11 g の電位及び演算増幅回路 3 の反転入力側の電位はレギュレータ 8 の出力電位に固定される。従って、Z 軸方向の歪み電圧は演算増幅回路 3 の反転入力側に入力されない。スイッチ SW3 がオンで、かつアナログスイッチ SW1 がオンの期間は、ポインティングデバイス 11 の点 11 e から出力された X 軸方向の歪み電圧が演算増幅回路 4 の反転入力側に入力され、スイッチ SW3 がオンで、かつアナログスイッチ SW2 がオンの期間は、ポインティングデバイス 11 の点 11 f から出力された Y 軸方向の歪み電圧が演算増幅回路 4 の反転入力側に入力される。つまり、演算増幅回路 4 の反転入力側には、X 軸方向の歪み電圧と Y 軸方向の歪み電圧とが交互に入力される。一方、スイッチ SW3 がオフの期間は、ポインティングデバイス 11 の点 11 g から出力された Z 軸方向の歪み電圧が演算増幅回路 1 3 の反転入力側に入力される。

【0024】

ここで抵抗 14 を設けた理由を説明する。前記したように、抵抗 14 の抵抗値は 4 個の歪みセンサ 11 a ~ 11 d の無荷重時の抵抗値と同じ値に設定されている。従って、レギュレータ 8 の出力電位を V_{reg} とすると、スイッチ SW3 がオンの期間の無荷重時には点 11 e 及び 11 f の電位は $V_{reg} / 2$ となるから、X 軸方向の歪み電圧及び Y 軸方向の歪み電圧は $V_{reg} / 2$ を中心に変化する。また、スイッチ SW3 がオフの期間の無荷重時には点 11 g の電位も $V_{reg} / 2$ となるから、Z 軸方向の歪み電圧は $V_{reg} / 2$ から変化する。つまり、抵抗 14 は無荷重時の X 軸、Y 軸及び Z 軸の歪み電圧の中心値を揃えるために設けたものである。

【0025】

演算増幅回路 3 の非反転入力側には、デジタル処理回路 2 から出力された基準データが DAC 6 にてアナログ基準電圧に変換され、入力される。演算増幅回路 4 の非反転入力側には、デジタル処理回路 2 から出力された基準データが DAC 7 にてアナログ基準電圧に変換され、入力される。X 軸方向の歪み電圧及び Y 軸方向の歪み電圧は、それぞれ図 2 の矩形波 A_{sw1} 、 A_{sw2} がハイレベルの期間に演算増幅回路 4 により交互に増幅され、Z 軸方向の歪み電圧は図 2 の矩形波 A_{sw3} がローレベルの期間に演算増幅回路 3 により増幅される。

【0026】

演算増幅回路 3 及び 4 の出力側に設けられたアナログスイッチ SW 4 及び SW 5 には、デジタル処理回路 2 から、図 2 に示すような検出周期 T 2 毎に交互にレベルが変化する矩形波 A sw4 及び A sw5 が切り換え制御信号として入力される。アナログスイッチ SW 4 及び SW 5 は、それぞれ矩形波 A sw4 及び A sw5 がハイレベルの期間にオンになり、ローレベルの期間にオフになるので、アナログスイッチ SW 4 及び SW 5 は検出周期 T 2 毎に交互にオンになる。このため、アナログスイッチ SW 4 及び SW 5 の共通の出力側、即ち ADC 5 の入力側には、図 2 に示すように X 軸方向の歪み電圧、Y 軸方向の歪み電圧及び Z 軸方向の歪み電圧が循環的に現れる。これらの歪み電圧は ADC 5 によりデジタル化され、デジタル処理回路 2 に入力される。

【0027】

このように、本実施形態によれば、X 軸歪みセンサ及び Y 軸歪みセンサを備えた既存の感圧式ポインティングデバイスを用い、センサ全体への荷重をタッピング（クリック）と判定する機能を付加することにより、ポインティングデバイスの操作性の向上及び機能の拡張を実現できる。

【0028】

〔第 2 の実施形態〕

図 3 は本発明の第 2 の実施形態に係る信号処理装置を示す図であり、図 4 はその動作タイミングチャートである。

【0029】

図 3 に示すように、本実施形態の信号処理装置 21 には、感圧式ポインティングデバイス 31 の出力信号が入力される。感圧式ポインティングデバイス 31 は、図示されていない操作部の +X 方向の荷重を検知する歪みセンサ 31 a と、-X 方向の荷重を検知する歪みセンサ 31 b と、+Y 方向の荷重を検知する歪みセンサ 31 c と、-Y 方向の荷重を検知する歪みセンサ 31 d とを備えている。歪みセンサ 31 a と 31 b とが直列に接続され、歪みセンサ 31 c と 31 d とが直列に接続されている。また、直列接続回路同士が並列に接続され、その並列接続回路には、後述するレギュレータ 26 から抵抗 34 を介して定電位 V reg が供給される。コンデンサ 35 はデカップリング用である。ここで、抵抗 34 の抵抗値は、4 個の歪みセンサ 31 a ~ 31 d の無荷重時の抵抗値と同じ値に設定されている。感圧式ポインティングデバイス 31 の歪み検出時の動作は、第 1 の実施形態における感圧式ポインティングデバイス 11 と同じであるから、説明を省略する。

【0030】

ローパスフィルタ 32 は、コンデンサ 32 a 及び抵抗 32 b からなり、後述する演算増幅回路 23 の出力信号から低周波ノイズ成分を除去するように、高域遮断周波数が 150 Hz 程度に設定されている。また、ローパスフィルタ 32 の出力側は、信号処理装置 21 の端子 21 e 及び 21 f に接続されている。このローパスフィルタ 32 の基本機能は第 1 の実施形態のローパスフィルタ 12 と同じである。

【0031】

信号処理装置 21 は、CPU 22 a、ROM 22 b 及び RAM 22 c を有し、この信号処理装置 21 全体の制御等を行うデジタル処理回路 22 と、入力側がそれぞれ端子 21 c、21 d 及び 21 b に接続され、出力側が後述する演算増幅回路 23 の反転入力側に共通に接続されたアナログスイッチ SW 6、SW 7 及び SW 8 と、反転入力側がアナログスイッチ SW 6、SW 7 及び SW 8 の出力側に接続され、非反転入力側が後述する DAC 25 の出力側に接続され、出力側が端子 21 f に接続された演算増幅回路 23 と、演算増幅回路 23 の出力側に接続された ADC 24 と、入力側がデジタル処理回路 22 の出力側に接続され、出力側が演算増幅回路 23 の非反転入力側に接続された DAC 25 と、電源電圧 V dd から定電位を生成するレギュレータ 26 と、レギュレータ 26 の出力側と演算増幅回路 23 の反転入力側との間に接続されたスイッチ SW 9 とを備えている。

【0032】

レギュレータ 26 の出力側は端子 21 a に接続され、端子 21 a には前述した抵抗 34 及びコンデンサ 15 が接続されている。また、端子 21 a と端子 21 b との間にはスイッ

チSW9が接続されている。ローパスフィルタ32は、演算増幅回路23の帰還回路になっている。さらに、一点鎖線で囲まれた領域21A内の回路にはレギュレータ28から定電位Vregが供給されている。

【0033】

以上の構成を有する信号処理装置21の動作を説明する。

ポインティングデバイス31の点31eから出力されたX軸方向の歪み電圧は、端子21cからアナログスイッチSW6の入力側に供給される。また、ポインティングデバイス31の点31fから出力されたY軸方向の歪み電圧は、端子21dからアナログスイッチSW7の入力側に供給される。さらに、ポインティングデバイス31の点31gから出力されたZ軸方向の歪み電圧は、端子21bからアナログスイッチSW8の入力側に供給される。

【0034】

アナログスイッチSW6、SW7及びSW8並びにスイッチSW9には、デジタル処理回路22から、図4に示すような検出周期T2毎に周期的にレベルが変化する矩形波A_{sw6}、A_{sw7}、A_{sw8}及びA_{sw9}が切り換え制御信号として入力される。矩形波A_{sw6}及びA_{sw7}は矩形波A_{sw9}がハイレベルの期間に交互にハイレベルとなり、矩形波A_{sw8}は矩形波A_{sw9}がローレベルの期間にハイレベルとなる。アナログスイッチSW6、SW7及びSW8並びにスイッチSW9は、それぞれ矩形波A_{sw6}、A_{sw7}、A_{sw8}及びA_{sw9}がハイレベルの期間にオンになり、ローレベルの期間にオフになる。従って、スイッチSW9は検出周期T2毎に交互にオンとなり、アナログスイッチSW6及びSW7はスイッチSW9がオンの期間に交互にオンとなり、アナログスイッチSW8はスイッチSW9がオフの期間にオンとなる。

【0035】

ここで、スイッチSW9がオンの期間は、抵抗34の両端がショートされるため、ポインティングデバイス31の点31gの電位はレギュレータ26の出力電位に固定される。スイッチSW9がオンで、かつアナログスイッチSW6がオンの期間は、ポインティングデバイス31の点31eから出力されたX軸方向の歪み電圧が演算増幅回路23の反転入力側に入力され、スイッチSW9がオンで、かつアナログスイッチSW7がオンの期間は、ポインティングデバイス31の点31fから出力されたY軸方向の歪み電圧が演算増幅回路23の反転入力側に入力される。一方、スイッチSW9がオフで、かつアナログスイッチSW8がオンの期間は、ポインティングデバイス31の点31gから出力されたZ軸方向の歪み電圧が演算増幅回路23の反転入力側に入力される。つまり、演算増幅回路23の反転入力側には、X軸方向の歪み電圧とY軸方向の歪み電圧とZ軸方向の歪み電圧とが循環的に入力される。

【0036】

演算増幅回路23の非反転入力側には、デジタル処理回路22から出力された基準データがDAC25にてアナログ基準電圧に変換され、入力される。X軸方向の歪み電圧、Y軸方向の歪み電圧及びZ軸方向の歪み電圧は、それぞれ図4の矩形波A_{sw6}、A_{sw7}、A_{sw8}がハイレベルの期間に演算増幅回路23により循環的に増幅される。これらの歪み電圧はADC24によりデジタル化され、デジタル処理回路22に入力される。

【0037】

このように、本実施形態によれば、1個の演算増幅回路23により3軸の歪み電圧の増幅を行うように構成したので、入力情報検出回路21の回路規模を低減することができる。

【0038】

〔第3の実施形態〕

図5は本発明の第3の実施形態に係る信号処理装置の構成を示す図であり、図6はその動作タイミングチャートである。

【0039】

図5に示すように、本実施形態の信号処理装置41には、感圧式ポインティングデバイ

ス 51 の出力信号が入力される。感圧式ポインティングデバイス 51 は、図示されていない操作部の +X 方向の荷重を検知する歪みセンサ 51 a と、-X 方向の荷重を検知する歪みセンサ 51 b と、+Y 方向の荷重を検知する歪みセンサ 51 c と、-Y 方向の荷重を検知する歪みセンサ 51 d とを備えている。歪みセンサ 51 a と 51 b とが直列に接続され、歪みセンサ 51 c と 51 d とが直列に接続されている。また、直列接続回路同士が並列に接続され、その並列接続回路には、後述するレギュレータ 50 から抵抗 55 を介して定電位 V_{reg} が供給される。コンデンサ 56 はデカップリング用である。ここで、抵抗 55 の抵抗値は、4 個の歪みセンサ 51 a ~ 51 d の無荷重時の抵抗値と同じ値に設定されている。感圧式ポインティングデバイス 51 の歪み検出時の動作は、第 1 の実施形態における感圧式ポインティングデバイス 11 と同じであるから、説明を省略する。

【0040】

ローパスフィルタ 52、53 及び 54 は、それぞれコンデンサ 52 a、53 a 及び 54 a、並びに抵抗 52 b、53 b 及び 54 b からなり、後述する演算増幅回路 43、44 及び 45 の出力信号から低周波ノイズ成分を除去するように、高域遮断周波数が 150 Hz 程度に設定されている。また、ローパスフィルタ 52 の出力側は信号処理装置 41 の端子 41 d 及び 41 e に接続され、ローパスフィルタ 53 の出力側は端子 41 f 及び 41 g に接続され、ローパスフィルタ 54 の出力側は端子 41 b 及び 41 c に接続されている。これらのローパスフィルタの基本機能は第 1 の実施の形態のローパスフィルタ 12、13 と同じである。

【0041】

信号処理装置 41 は、CPU 42 a、ROM 42 b 及び RAM 42 c を有し、この信号処理装置 41 全体の制御等を行うデジタル処理回路 42 と、反転入力側が端子 41 d に接続され、非反転入力側が後述する DAC 47 の出力側に接続され、出力側が端子 41 e に接続された演算増幅回路 43 と、反転入力側が端子 41 f に接続され、非反転入力側が後述する DAC 48 の出力側に接続され、出力側が端子 41 g に接続された演算増幅回路 44 と、反転入力側が端子 41 b に接続され、非反転入力側が後述する DAC 49 の出力側に接続され、出力側が端子 41 c に接続された演算増幅回路 45 と、演算増幅回路 43 の出力側に接続されたアナログスイッチ SW10 と、演算増幅回路 44 の出力側に接続されたアナログスイッチ SW11 と、演算増幅回路 45 の出力側に接続されたアナログスイッチ SW12 と、アナログスイッチ SW10 乃至 12 の共通の出力側に接続された ADC 46 と、入力側がデジタル処理回路 42 の出力側に接続され、出力側が演算増幅回路 43 の非反転入力側に接続された DAC 47 と、入力側がデジタル処理回路 42 の出力側に接続され、出力側が演算増幅回路 44 の非反転入力側に接続された DAC 48 と、入力側がデジタル処理回路 42 の出力側に接続され、出力側が演算増幅回路 45 の非反転入力側に接続された DAC 49 と、電源電圧 V_{dd} から定電位 V_{reg} を生成するレギュレータ 50 と、レギュレータ 50 の出力側と演算増幅回路 45 の反転入力側との間に接続されたスイッチ SW13 とを備えている。

【0042】

レギュレータ 50 の出力側は端子 41 a に接続され、端子 41 a には前述した抵抗 55 及びコンデンサ 56 が接続されている。また、端子 41 a と端子 41 b との間にはスイッチ SW13 が接続されている。ローパスフィルタ 52、53 及び 54 は、それぞれ演算増幅回路 43、44 及び 45 の帰還回路になっている。さらに、一点鎖線で囲まれた領域 41 A 内の回路にはレギュレータ 50 から定電位 V_{reg} が供給されている。

【0043】

以上の構成を有する信号処理装置 41 の動作を説明する。

ポインティングデバイス 51 の点 51 e から出力された X 軸方向の歪み電圧、点 51 f から出力された Y 軸方向の歪み電圧及び点 51 g から出力された Z 軸方向の歪み電圧は、それぞれ端子 41 d、41 f 及び 41 b から、演算増幅回路 43、44 及び 45 の反転入力側に入力される。

【0044】

アナログスイッチSW10乃至12、並びにスイッチSW13には、デジタル処理回路42から、図6に示すような検出周期T2毎に周期的にレベルが変化する矩形波A_{sw10}、A_{sw11}、A_{sw12}及びA_{sw13}が切り換え制御信号として入力される。矩形波A_{sw10}及びA_{sw11}は矩形波A_{sw13}がハイレベルの期間に交互にハイレベルとなり、矩形波A_{sw12}は矩形波A_{sw13}がローレベルの期間にハイレベルとなる。アナログスイッチSW10乃至12並びにスイッチSW13は、それぞれ矩形波A_{sw10}、A_{sw11}、A_{sw12}及びA_{sw13}がハイレベルの期間にオンになり、ローレベルの期間にオフになるので、スイッチSW13は検出周期T2毎に交互にオンとなり、アナログスイッチSW10乃至12は検出周期T2毎に循環的にオンとなる。

【0045】

ここで、スイッチSW13がオンの期間は、抵抗55の両端がショートされるため、ポインティングデバイス51の点51gの電位及び演算増幅回路45の反転入力側の電位はレギュレータ50の出力電位に固定される。従って、X軸方向の歪み電圧及びY軸方向の歪み電圧はそれぞれ演算増幅回路43及び44の反転入力側に入力されるが、Z軸方向の歪み電圧は演算増幅回路45の反転入力側に入力されない。一方、スイッチSW13がオフの期間は、ポインティングデバイス51の点51gから出力されたZ軸方向の歪み電圧が演算増幅回路45の反転入力側に入力される。演算増幅回路43、44及び45の非反転入力側には、それぞれデジタル処理回路42から出力された基準データがDAC47、48及び49にてアナログ基準電圧に変換され、入力される。

【0046】

演算増幅回路43、44及び45で増幅されたX軸方向の歪み電圧、Y軸方向の歪み電圧及びZ軸方向の歪み電圧は、それぞれ図6の矩形波A_{sw10}、A_{sw11}及びA_{sw12}がハイレベルの期間にスイッチSW10乃至12から循環的に出力される。このため、アナログスイッチSW10乃至12の共通の出力側、即ちADC46の入力側には、図6に示すようにX軸方向の歪み電圧、Y軸方向の歪み電圧及びZ軸方向の歪み電圧が循環的に現れる。これらの歪み電圧はADC46によりデジタル化され、デジタル処理回路42に入力される。

【0047】

このように、本実施形態によれば、3軸の歪み電圧の増幅をそれぞれに専用の演算増幅回路で行うように構成したので、演算増幅回路の入力側のスイッチング回路が不要となる。

【0048】

〔第4の実施形態〕

図7は本発明の第4の実施形態に係る信号処理装置の構成を示す図である。

図7に示すように、本実施形態の信号処理装置61には、感圧式ポインティングデバイス81の出力信号が入力される。感圧式ポインティングデバイス81は、図示されていない操作部の+X方向の荷重を検知する歪みセンサ81aと、-X方向の荷重を検知する歪みセンサ81bと、+Y方向の荷重を検知する歪みセンサ81cと、-Y方向の荷重を検知する歪みセンサ81dとを備えている。歪みセンサ81aと81bとが直列に接続され、歪みセンサ81cと81dとが直列に接続されている。また、直列接続回路同士が並列に接続され、その並列接続回路には、後述するように、信号処理装置61の端子61aから第2の定電位V_{reg2}が供給される。感圧式ポインティングデバイス81の歪み検出時の動作は、第1の実施形態における感圧式ポインティングデバイス11と同じであるから、説明を省略する。

【0049】

ローパスフィルタ82、83及び84は、それぞれコンデンサ82a、83a及び84a、並びに抵抗82b、83b及び84bからなり、後述する演算増幅回路63、64及び65の出力信号から低周波ノイズ成分を除去するように、高域遮断周波数が150Hz程度に設定されている。また、ローパスフィルタ82の出力側は信号処理装置41の端子61d及び61eに接続され、ローパスフィルタ83の出力側は端子61f及び61gに接

続され、ローパスフィルタ 84 の出力側は端子 61b 及び 61c に接続されている。これらのローパスフィルタの基本機能は第 3 の実施の形態のローパスフィルタ 52、53 及び 54 と同じである。ただし、本実施形態では、ローパスフィルタ 84 と並列に電圧検出用の抵抗 85 が接続されている。

【0050】

信号処理装置 61 は、CPU 62a、ROM 62b 及び RAM 62c を有し、この信号処理装置 61 全体の制御等を行うデジタル処理回路 62 と、反転入力側が端子 61d に接続され、非反転入力側が後述する DAC 67 の出力側に接続され、出力側が端子 61e に接続された演算増幅回路 63 と、反転入力側が端子 61f に接続され、非反転入力側が後述する DAC 68 の出力側に接続され、出力側が端子 61g に接続された演算増幅回路 64 と、反転入力側が端子 61b に接続され、非反転入力側が後述する DAC 69 の出力側に接続され、出力側が端子 61c に接続された演算増幅回路 65 と、それぞれ演算増幅回路 63、64 及び 65 の出力側に接続されたアナログスイッチ SW14、SW15 及び SW16 と、アナログスイッチ SW14 乃至 16 の共通の出力側に接続された ADC 66 と、入力側がデジタル処理回路 62 の出力側に接続され、出力側が演算増幅回路 63 の非反転入力側に接続された DAC 67 と、入力側がデジタル処理回路 62 の出力側に接続され、出力側が演算増幅回路 64 の非反転入力側に接続された DAC 68 と、入力側がデジタル処理回路 62 の出力側に接続され、出力側が演算増幅回路 65 の非反転入力側に接続された DAC 69 と、電源電圧 Vdd から第 1 の基準電位 Vreg1 を生成するレギュレータ 70 と、電源電圧 Vdd から第 2 の基準電位 Vreg2 を生成するとともに感圧式ポインティングデバイス 81 に流れる電流を検出するレギュレータ兼電流検出回路 71 とを備えている。

【0051】

レギュレータ 70 は、電源電圧 Vdd を定電圧回路 70a で安定化して演算増幅回路 70b の反転入力側に供給し、演算増幅回路 70b の出力側に接続された pMOS トランジスタ 70c から第 1 の基準電位 Vreg1 を取り出し、一点鎖線で囲まれた領域 61A 内の回路に供給する。また、レギュレータ兼電流検出回路 71 は、定電圧回路 70a の出力電圧を演算増幅回路 71a の反転入力側に供給し、演算増幅回路 71a の出力側に接続された pMOS トランジスタ 71c から第 2 の基準電位 Vreg2 を取り出し、端子 61a から感圧式ポインティングデバイス 81 の点 81g に供給するとともに、pMOS トランジスタ 71c から感圧式ポインティングデバイス 81 の点 81g を通ってグラウンドに流れる電流をカレントミラー動作により pMOS トランジスタ 71b にコピーする。pMOS トランジスタ 71b にコピーされた電流は、端子 61b を通って抵抗 85 に流れるので、抵抗 85 の両端には感圧式ポインティングデバイス 81 に流れる電流に対応する電圧が現れる。この電圧は点 81g の電圧に対応しており、Z 軸方向の歪み電圧として演算増幅回路 65 の反転入力側に入力される。なお、pMOS トランジスタ 71c から pMOS トランジスタ 71b に電流をコピーするときの電流値は 1:1 である必要はなく、抵抗 85 の抵抗値を大きくして、電流値を例えば 1/100 程度に小さくすることが好適である。

【0052】

つまり、本実施の形態は、第 3 の実施の形態のスイッチ SW13 及び抵抗 55 に代えてカレントミラー回路 71b、71c 及び抵抗 85 を設けたものと言える。なお、一点鎖線で囲まれた領域 61A 内の回路に電力を供給するレギュレータ 70 と感圧式ポインティングデバイス 81 に電力を供給するレギュレータ兼電流検出回路 71 とを別にしたのは、感圧式ポインティングデバイス 81 のセンサ抵抗の変化によりレギュレータ兼電流検出回路 71 の負荷が変動し、出力電圧が変動したとしても、領域 61A 内の回路に供給される電圧が変動しないようにするためである。

【0053】

以上の構成を有する信号処理装置 61 の動作を説明する。

ポインティングデバイス 81 の点 81e から出力された X 軸方向の歪み電圧及び点 81f から出力された Y 軸方向の歪み電圧は、それぞれ端子 61d 及び 61f から、演算増幅回路 63 及び 64 の反転入力側に入力される。また、ポインティングデバイス 81 に流れ

る電流は、pMOSトランジスタ71b及び71cからなるカレントミラーにより検出され、その電流に比例する電圧が抵抗85で検出され、演算増幅回路65の反転入力側に入力される。演算増幅回路63、64及び65の非反転入力側には、それぞれデジタル処理回路62から出力された基準データがDAC67、68及び69にてアナログ基準電圧に変換され、入力される。演算増幅回路63乃至65で増幅されたX軸方向、Y軸方向及びZ軸方向の歪み電圧は、それぞれアナログスイッチSW14、SW15及びSW16の入力側に供給される。

【0054】

アナログスイッチSW14乃至16には、デジタル処理回路62から、図6の矩形波A_{sw10}、A_{sw11}及びA_{sw12}と同じ波形の信号が切り換え制御信号として入力される。アナログスイッチSW14乃至16は、それぞれ矩形波A_{sw10}、A_{sw11}及びA_{sw12}と同じ波形の信号がハイレベルの期間にオンになり、ローレベルの期間にオフになるので、アナログスイッチSW14乃至16は検出周期T₂毎に循環的にオンとなる。従って、アナログスイッチSW14乃至16の共通の出力側、即ちADC66の入力側には、第3の実施形態と同様、X軸方向の歪み電圧、Y軸方向の歪み電圧及びZ軸方向の歪み電圧が循環的に現れる。これらの歪み電圧はADC66によりデジタル化され、デジタル処理回路62に入力される。本実施形態によれば、Z軸方向の歪み電圧検出のためのスイッチング回路が不要である。

〔第5の実施形態〕

図8は本発明の第5の実施形態に係る信号処理装置を示す図である。

【0055】

図8に示すように、本実施形態の信号処理装置91には、感圧式ポインティングデバイス111の出力信号が入力される。感圧式ポインティングデバイス111は、図示されていない操作部の+X方向の荷重を検知する歪みセンサ111aと、-X方向の荷重を検知する歪みセンサ111bと、+Y方向の荷重を検知する歪みセンサ111cと、-Y方向の荷重を検知する歪みセンサ111dとを備えている。歪みセンサ111aと111bとが直列に接続され、歪みセンサ111cと111dとが直列に接続されている。また、直列接続回路同士が並列に接続され、その並列接続回路には、後述するように、信号処理装置91の端子91aから定電位V_{reg}が供給される。感圧式ポインティングデバイス111の歪み検出時の動作は、第1の実施形態における感圧式ポインティングデバイス11と同じであるから、説明を省略する。

【0056】

ローパスフィルタ112及び113は、それぞれコンデンサ112a及び113a、並びに抵抗112b及び113bからなり、後述する演算増幅回路93及び94の出力信号から低周波ノイズ成分を除去するように、高域遮断周波数が150Hz程度に設定されている。また、ローパスフィルタ112の出力側は信号処理装置91の端子91c及び91dに接続され、ローパスフィルタ113の出力側は端子91e及び91fに接続されている。これらのローパスフィルタの基本機能は第4の実施形態のローパスフィルタ82及び83と同じである。端子91bに接続されたコンデンサ114、及び電源電圧V_{dd}が供給される端子に接続されたコンデンサ115はデカップリング用である。

【0057】

信号処理装置91は、CPU92a、ROM92b及びRAM92cを有し、この信号処理装置91全体の制御等を行うデジタル処理回路92と、反転入力側が端子91cに接続され、非反転入力側が後述するDAC96の出力側に接続され、出力側が端子91dに接続された演算増幅回路93と、反転入力側が端子91eに接続され、非反転入力側が後述するDAC97の出力側に接続され、出力側が端子91fに接続された演算増幅回路94と、演算増幅回路93の出力側に接続されたアナログスイッチSW17と、演算増幅回路94の出力側に接続されたアナログスイッチSW18と、アナログスイッチSW17及び18の共通の出力側に接続されたADC95と、入力側がデジタル処理回路92の出力側に接続され、出力側が演算増幅回路93の非反転入力側に接続されたDAC96と、入

力側がデジタル処理回路 92 の出力側に接続され、出力側が演算増幅回路 94 の非反転入力側に接続された DAC 97 と、電源電圧 V_{dd} から基準電位 V_{reg} を生成するレギュレータ 98 と、反転入力側はレギュレータ 98 の出力側に接続され、非反転入力側は端子 91a を介して感圧式ポインティングデバイス 111 の点 111g に接続され、出力側は後述するカレントミラー回路に接続された演算増幅回路 99 と、pMOS トランジスタ 100a 及び 100b からなるカレントミラー回路 100 と、カレントミラー回路 100 の出力電流が供給される CR 発振回路 101 と、CR 発振回路 101 の出力信号をカウントするカウンタ 102 と、カウンタ 102 の出力値をラッチし、所定のタイミングでデジタル処理回路 92 へ転送するラッチ回路 103 とを備えている。ここで、一点鎖線で囲まれた領域 91A 内の回路にはレギュレータ 98 から定電位 V_{reg} が供給されている。

【0058】

カレントミラー回路 100 の pMOS トランジスタ 100a のソースは電源電圧 V_{dd} が供給される端子に接続され、ドレインは演算増幅回路 99 の非反転入力側に接続され、ゲートは演算増幅回路 99 の出力側に接続されている。また、pMOS トランジスタ 100b のソースは電源電圧 V_{dd} が供給される端子に接続され、ドレインは CR 発振回路 101 の入力側に接続され、ゲートは演算増幅回路 99 の出力側に接続されている。カウンタ 102 のカウント動作をスタート及びストップさせる信号、及びラッチ回路にラッチされたデータをデジタル処理回路 92 へ転送するタイミングを決定する信号はデジタル処理回路 92 から供給される。

【0059】

以上の構成を有する信号処理装置 91 の動作を説明する。

ポインティングデバイス 111 の点 111e から出力された X 軸方向の歪み電圧及び点 111f から出力された Y 軸方向の歪み電圧は、それぞれ端子 91c 及び 91e から、演算増幅回路 93 及び 94 の反転入力側に入力される。そして、演算増幅回路 93 及び 94 で増幅され、それぞれアナログスイッチ SW17 及び 18 に入力される。アナログスイッチ SW17 及び 18 には、デジタル処理回路 92 から、図 6 の矩形波 A_{sw10} 及び A_{sw11} と同じ波形の信号が切り換え制御信号として入力される。アナログスイッチ SW17 及び 18 は、それぞれ矩形波 A_{sw10} 及び A_{sw12} と同じ波形の信号がハイレベルの期間にオンになり、ローレベルの期間にオフになるので、アナログスイッチ SW17 及び 18 は検出周期 T_2 毎に交互にオンとなる。従って、アナログスイッチ SW17 及び 18 の共通の出力側、即ち ADC 95 の入力側には、X 軸方向の歪み電圧及び Y 軸方向の歪み電圧が交互に現れる。これらの歪み電圧は ADC 95 によりデジタル化され、デジタル処理回路 92 に入力される。

【0060】

次に、Z 軸方向の歪み電圧について説明する。ポインティングデバイス 111 に流れる電流は、カレントミラー回路 100 を構成する pMOS トランジスタ 100a のソースー ドレイン間を流れる電流に等しい。従って、この電流はカレントミラー回路 100 を構成する pMOS トランジスタ 100b にコピーされる。そして、pMOS トランジスタ 100b の電流に応じて CR 発振回路 101 の発振周波数を制御し、その発振周波数をカウンタ 102 でカウントすると、そのカウント値はポインティングデバイス 111 に流れる電流、従ってポインティングデバイス 111 の点 111g の電圧、つまり Z 軸方向の歪み電圧に対応する値となる。そこで、カウンタ 102 のカウント値をラッチ回路 102 に記憶し、任意のタイミング、例えば図 6 の矩形波 A_{sw12} がハイレベルとなる期間にデジタル処理回路 92 へ転送する。このようにすることで、デジタル処理回路 92 は、X 軸方向の歪み電圧、Y 軸方向の歪み電圧及び Z 軸方向の歪み電圧を循環的に取得することができる。

【0061】

本実施形態によれば、Z 軸検出のためのスイッチング回路が不要である。また、周波数カウント方式を採用しているため、その積分効果によるノイズ低減作用がある。従って、Z 軸方向の歪み電圧の低周波ノイズ成分を除去するためのローパスフィルタが不要である。

【図面の簡単な説明】

【0062】

【図1】本発明の第1の実施形態に係る信号処理装置の構成を示す図である。

【図2】本発明の第1の実施形態に係る信号処理装置の動作タイミングチャートである。

【図3】本発明の第2の実施形態に係る信号処理装置の構成を示す図である。

【図4】本発明の第2の実施形態に係る信号処理装置の動作タイミングチャートである。

【図5】本発明の第3の実施形態に係る信号処理装置の構成を示す図である。

【図6】本発明の第3の実施形態に係る信号処理装置の動作タイミングチャートである。

【図7】本発明の第4の実施形態に係る信号処理装置の構成を示す図である。

【図8】本発明の第5の実施形態に係る信号処理装置の構成を示す図である。

【図9】従来の信号処理装置の構成を示す図である。

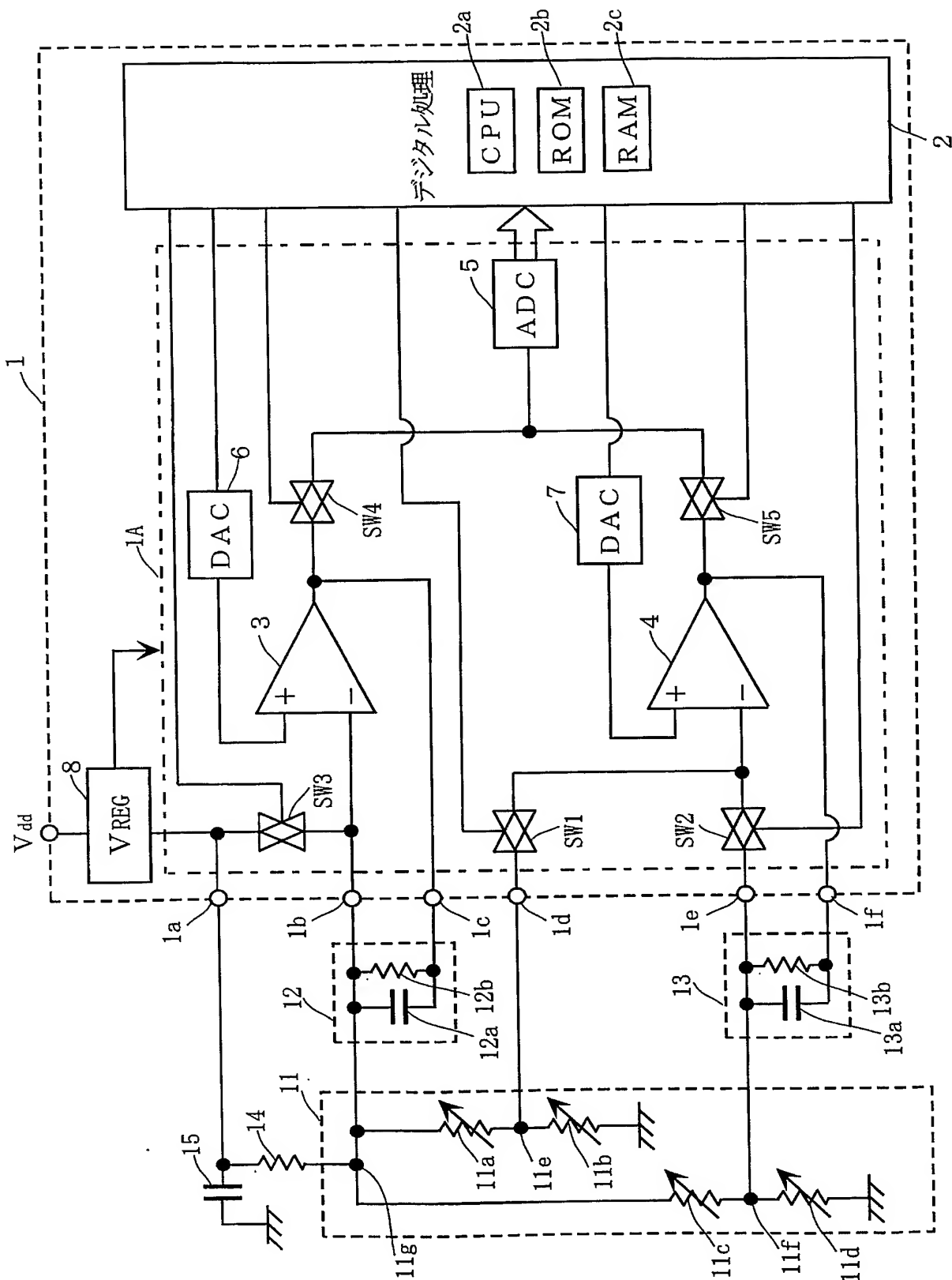
【図10】従来の信号処理装置の動作タイミングチャートである。

【符号の説明】

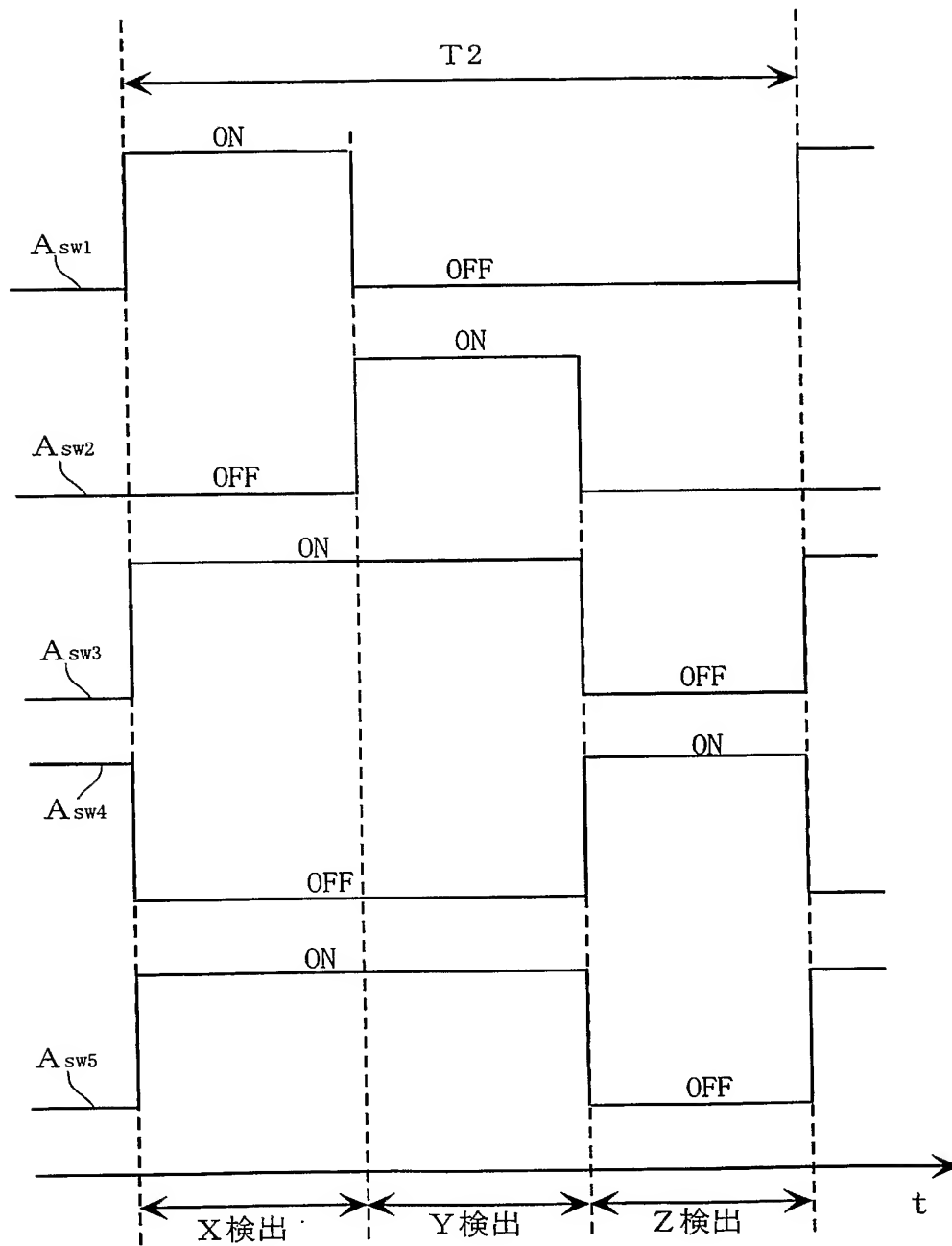
【0063】

1、21、41、61、91・・・信号処理装置、3、4、23、43、44、45、63、64、65・・・演算増幅回路、11、31、51、81、111・・・感圧式ポインティングデバイス、71・・・レギュレータ兼電流検出回路、100・・・カレントミラー回路、101・・・CR発振回路、SW1～SW18・・・スイッチ。

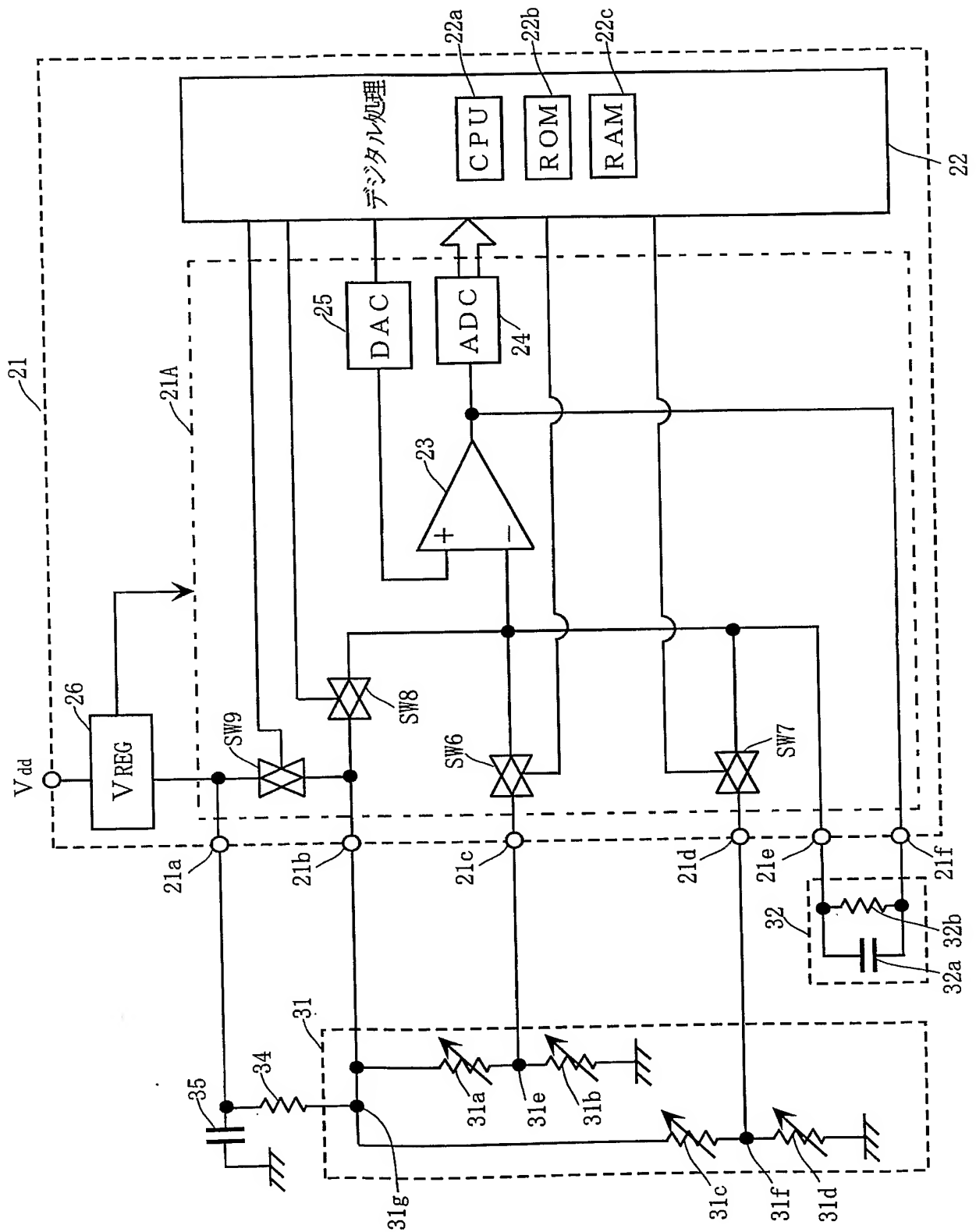
【書類名】 図面
【図 1】



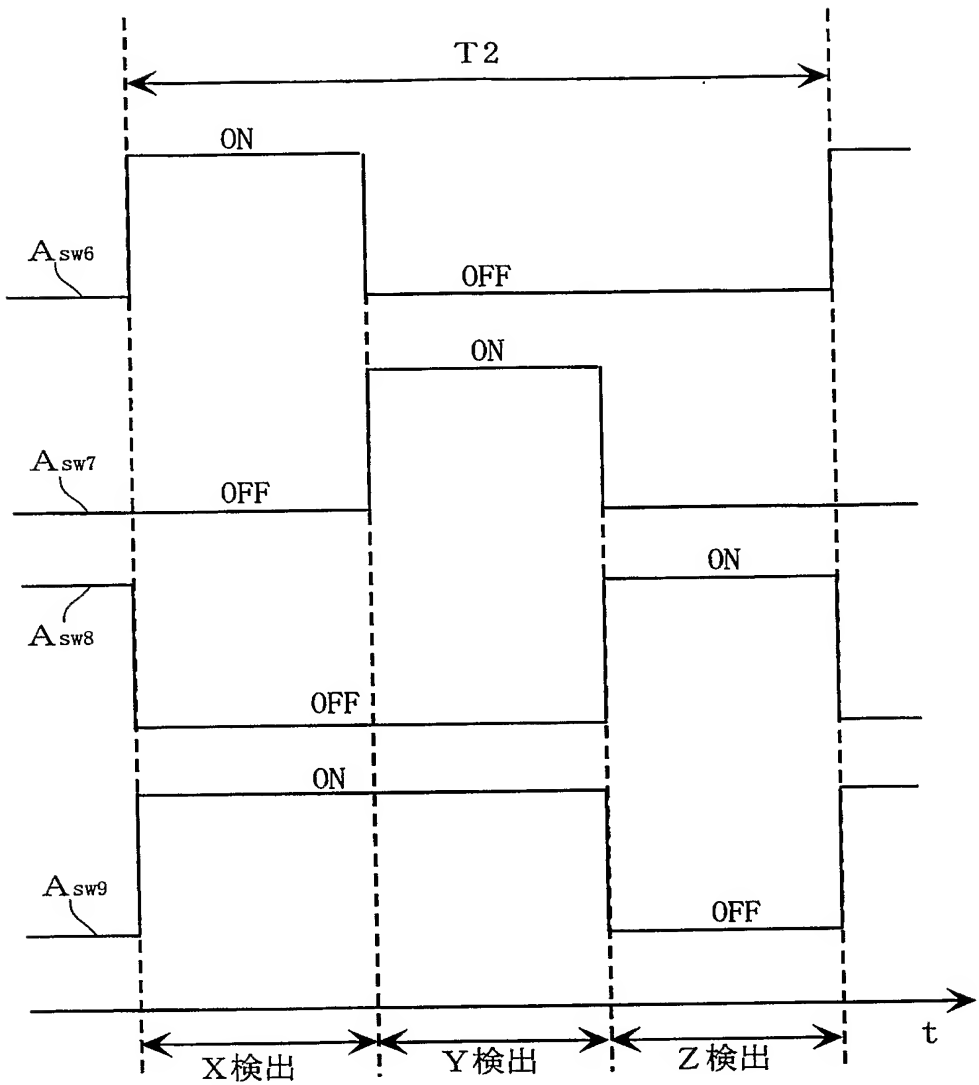
【図 2】



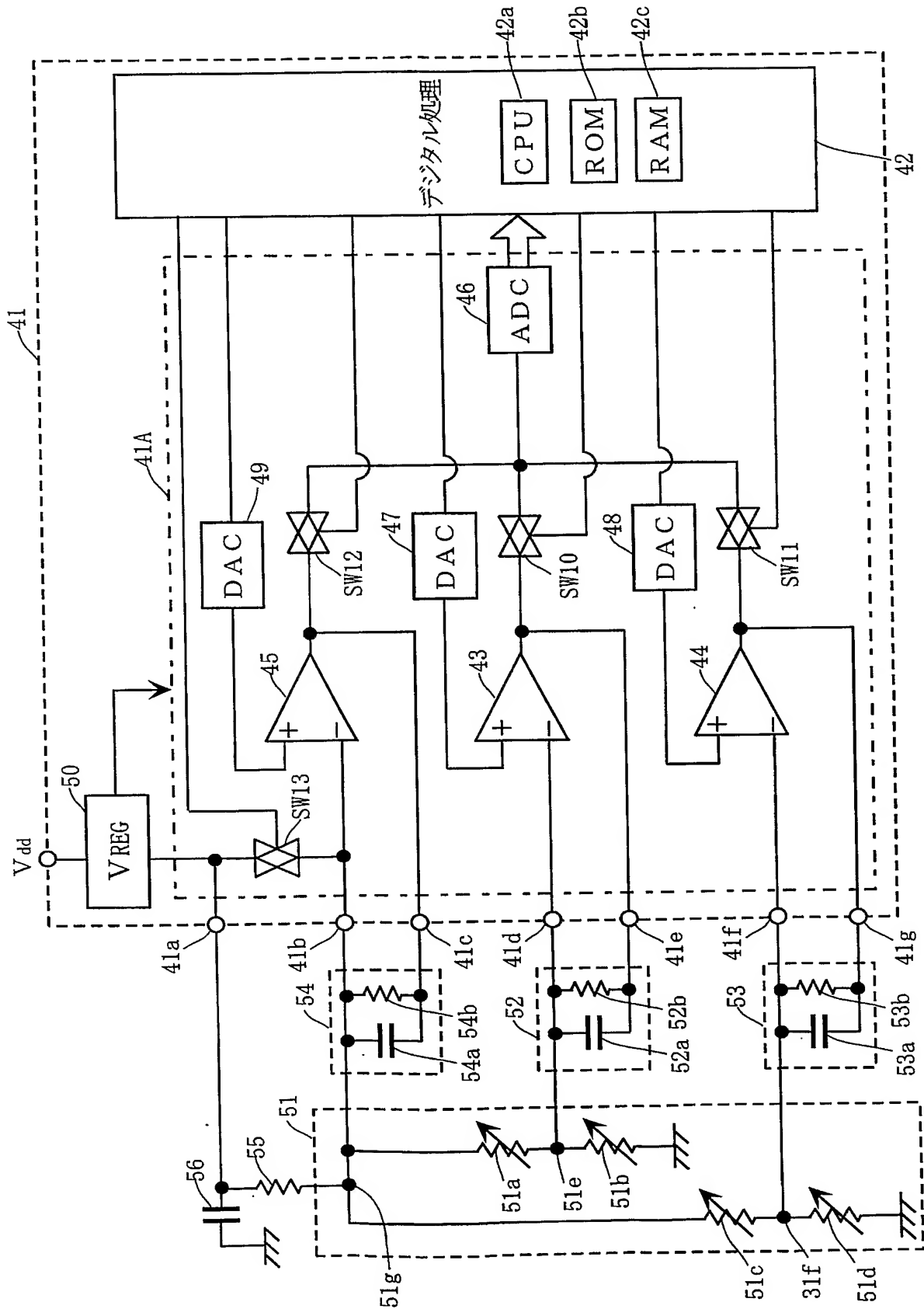
【図 3】



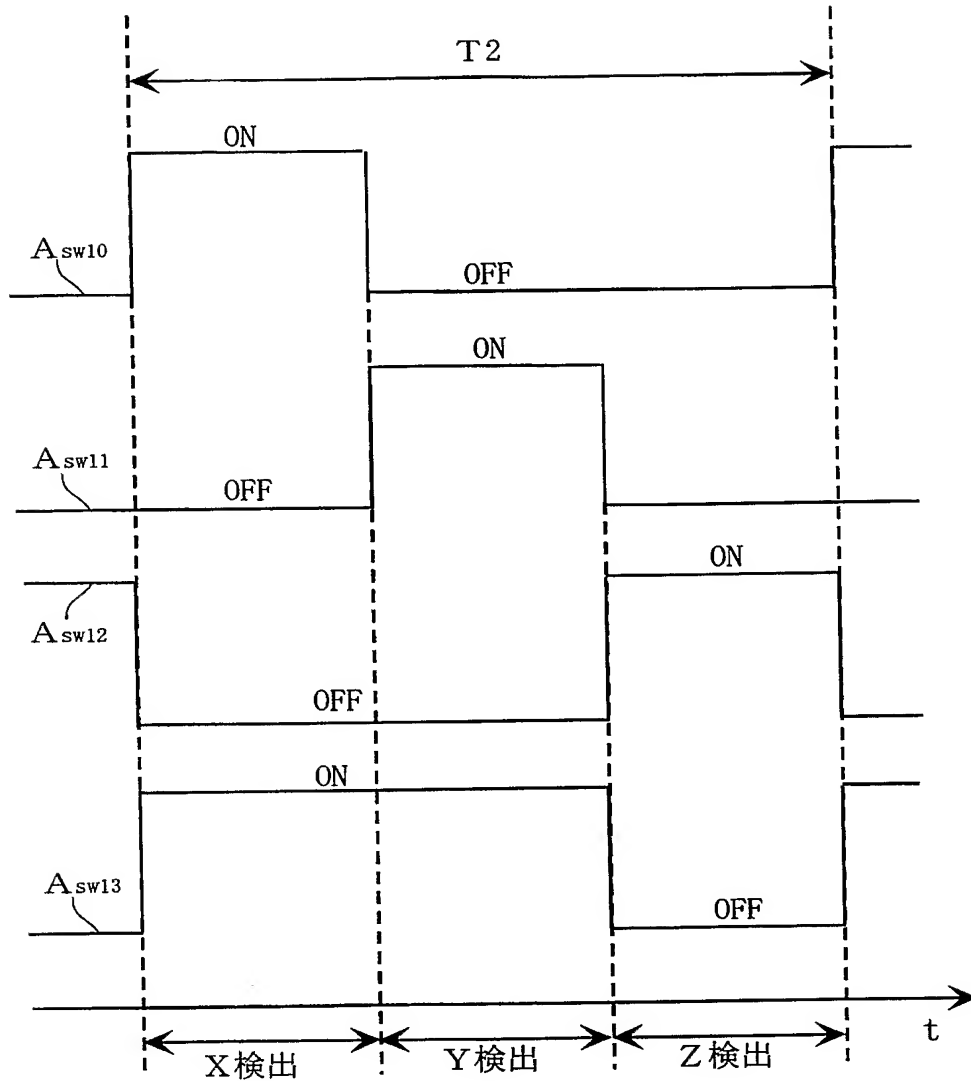
【図 4】



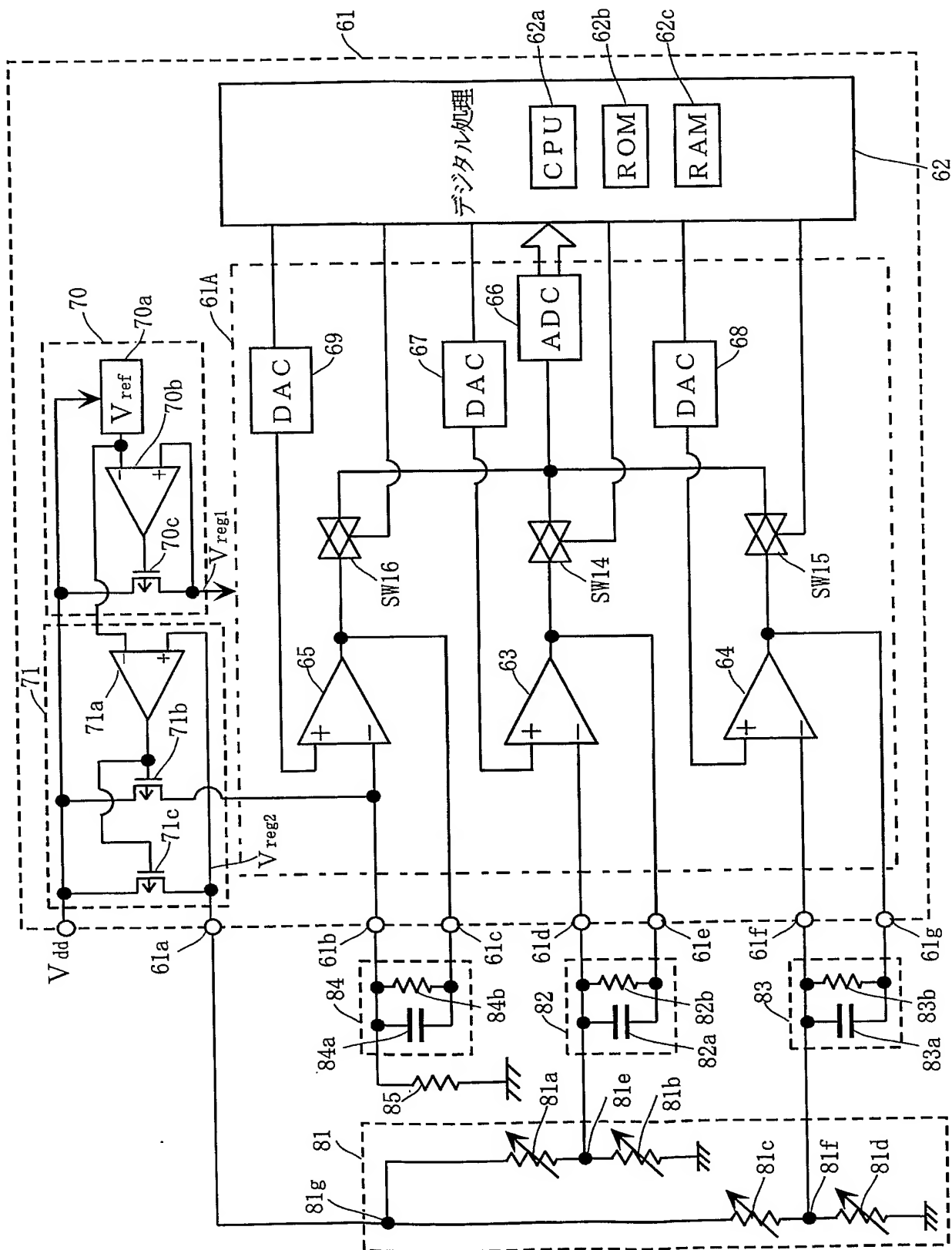
【図5】



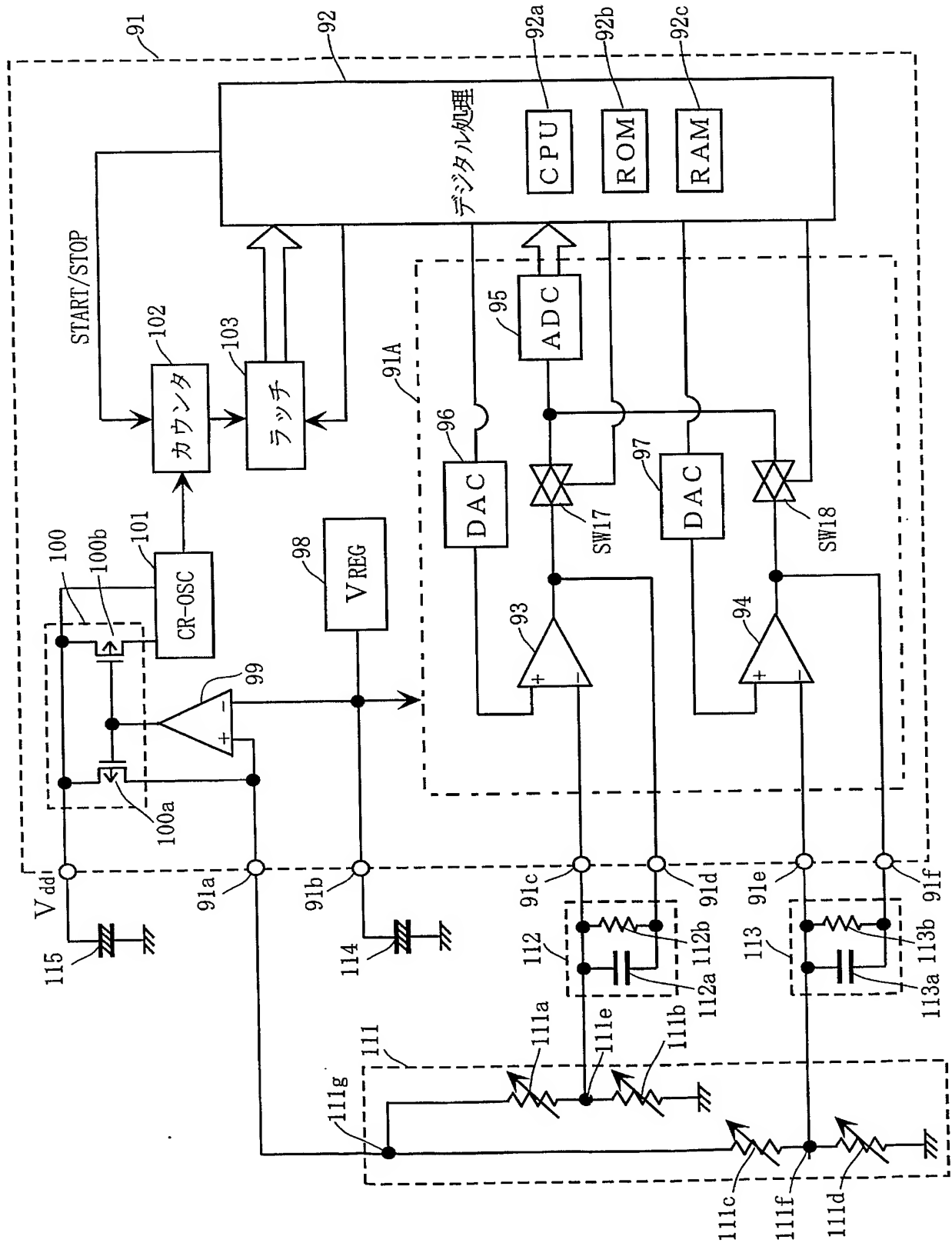
【図 6】



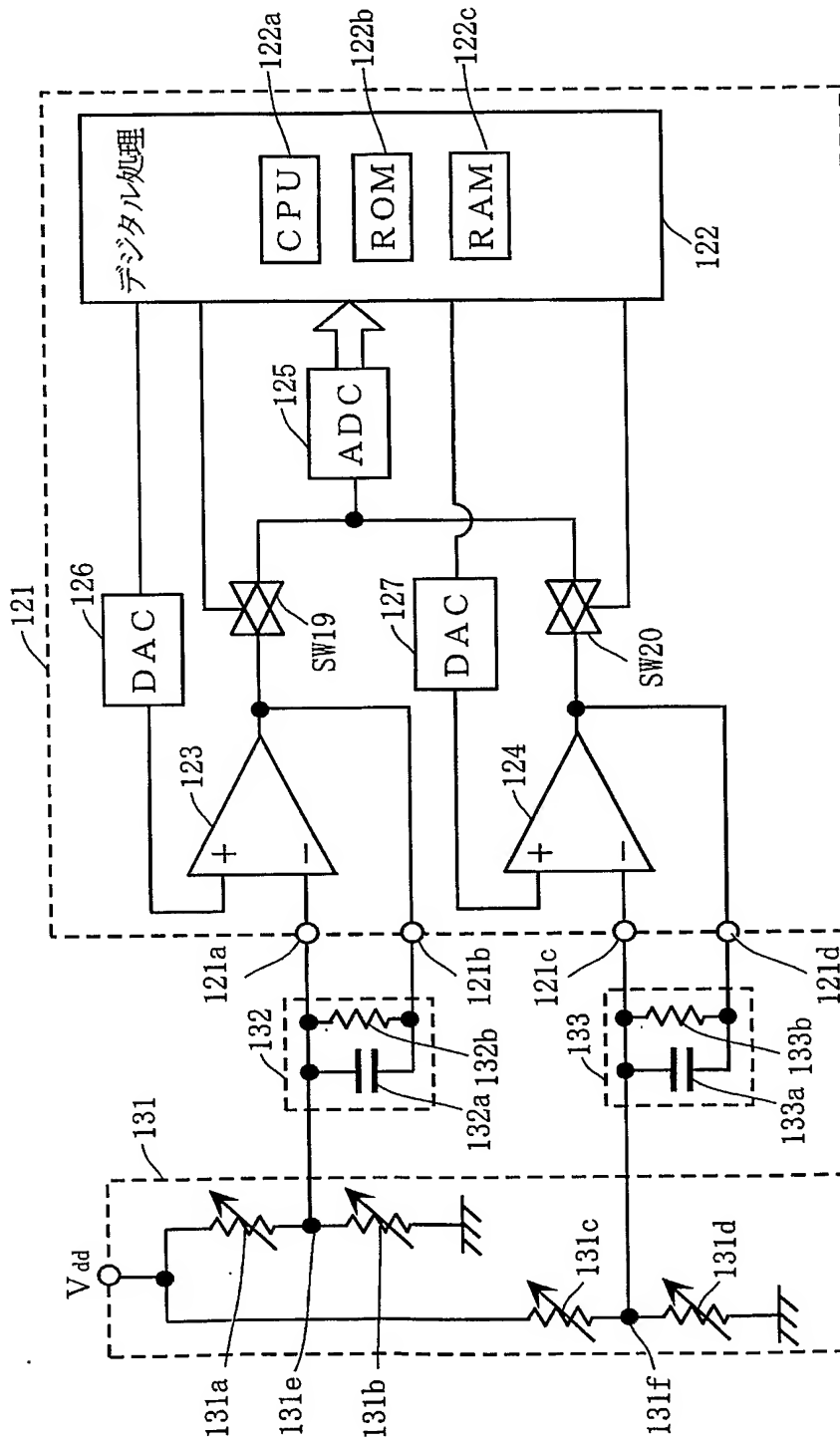
【図7】



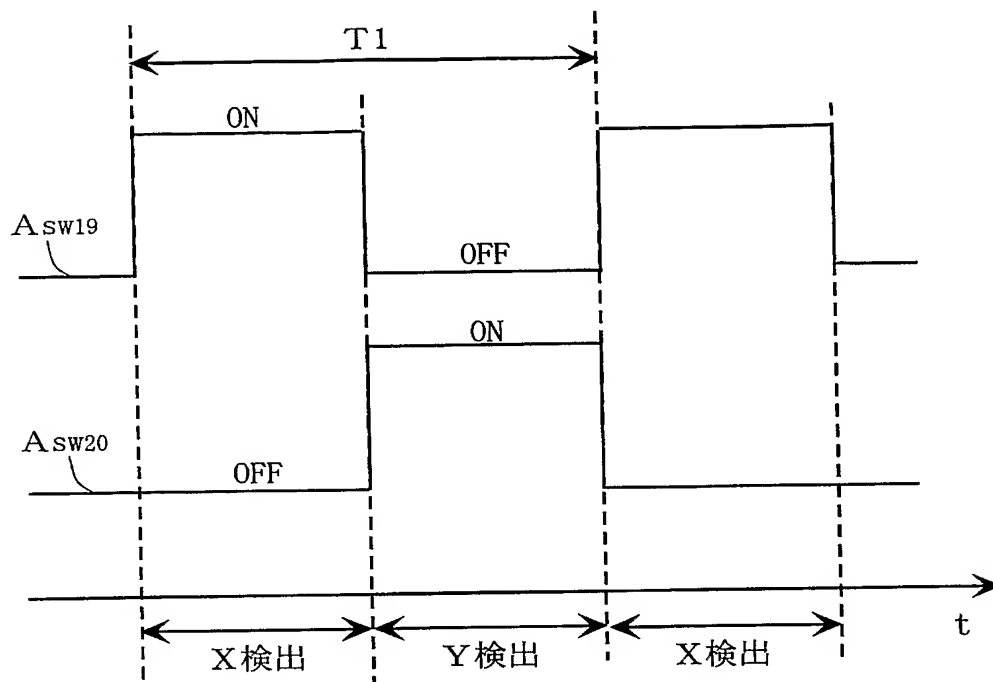
【図8】



【図 9】



【図 10】



【書類名】 要約書

【要約】

【課題】 X軸歪みセンサ及びY軸歪みセンサを備えた一般的な感圧式ポインティングデバイスを用いて、ポインタの移動操作入力及びクリック操作入力を可能にする

【解決手段】 感圧式ポインティングデバイス11は、歪みセンサ11a、11b、11c及び11dを備えている。X軸方向の歪み電圧、Y軸方向の歪み電圧及びZ軸方向の歪み電圧は、それぞれ点11e、11f及び11gから出力される。X軸方向の歪み電圧及びY軸方向の歪み電圧は、スイッチSW3がオンのときにスイッチSW1及びSW2により交互に演算増幅回路4に入力される。Z軸方向の歪み電圧はスイッチSW3がオフのときに演算増幅回路3に入力される。演算増幅回路3及び4の出力は、スイッチSW4及びSW5により交互にADC5に入力され、デジタル処理回路で処理される。

【選択図】 図1

特願 2 0 0 4 - 0 8 5 6 7 0

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 1 6 0 2 4]

1. 変更年月日

1 9 9 0 年 8 月 2 2 日

[変更理由]

新規登録

住 所

京都府京都市右京区西院溝崎町 2 1 番地

氏 名

ローム株式会社